

Prosty analizator stanów logicznych

kit

2036

AVT

Do czego to służy?

Proponowane urządzenie jest kolejnym układem z serii wyposażenia warsztatu amatorskiego. W przeciwieństwie do poprzednich układów z tego cyklu jest to urządzenie nieco bardziej skomplikowane. Komplikacja dotyczy jednak głównie ilości użytych elementów, natomiast zrozumienie działania układu będzie niemal równie proste jak w przypadku jego poprzedników.

Niejednokrotnie podczas uruchamiania i testowania układów cyfrowych, a z takimi mamy przede wszystkim do czynienia, napotykamy na trudności z zaobserwowaniem szybko zachodzących procesów. Stosowanie próbników stanów logicznych czy też diod LED doczepianych w różnych punktach badanego systemu często nie zdaje egzaminu ze względu na zbyt wielką szybkość zachodzących zmian i konieczność obserwowania jednocześnie zjawisk zachodzących w różnych punktach układu, niejednokrotnie fizycznie oddalonych od siebie. Pozornie rozwiązanie jest proste: podłączamy do badanego układu oscyloskop wielokanałowy z pamięcią.... i w tym momencie przypominamy sobie, ile kosztuje taki oscyloskop i że jego posiadanie jest dla nas jedynie marzeniem. Czy więc sytuacja jest beznadziejna? Nie, jak zwykle możemy sobie poradzić bez konieczności wydawanie setek złotych (nowych), ale posługując się jedynie prostymi materiałami i narzędziami wspartymi pomysłowością. Proponowane urządzenie wykorzystuje metodę dobrze znaną i stosowaną w wielu urządzeniach służących do badania zjawisk fizycznych: szybko zachodzące zjawiska należy zarejestrować w czasie rzeczywistym, a następnie odtworzyć w zwolnionym tempie umożliwiającym ich swobodną obserwację.

Założenia konstrukcyjne.

1. Urządzenie musi umożliwiać zarejestrowanie stanów logicznych w co najmniej ośmiu punktach badanego układu i następnie odtworzenia tych przebiegów z szybkością umożliwiającą swobodną obserwację wizualną.
2. Rejestracja musi odbywać się z różnymi szybkościami, dostosowanymi do częstotliwości zegara badanego układu.
3. Urządzenie musi umożliwiać zsynchronizowanie swojej pracy z badanym

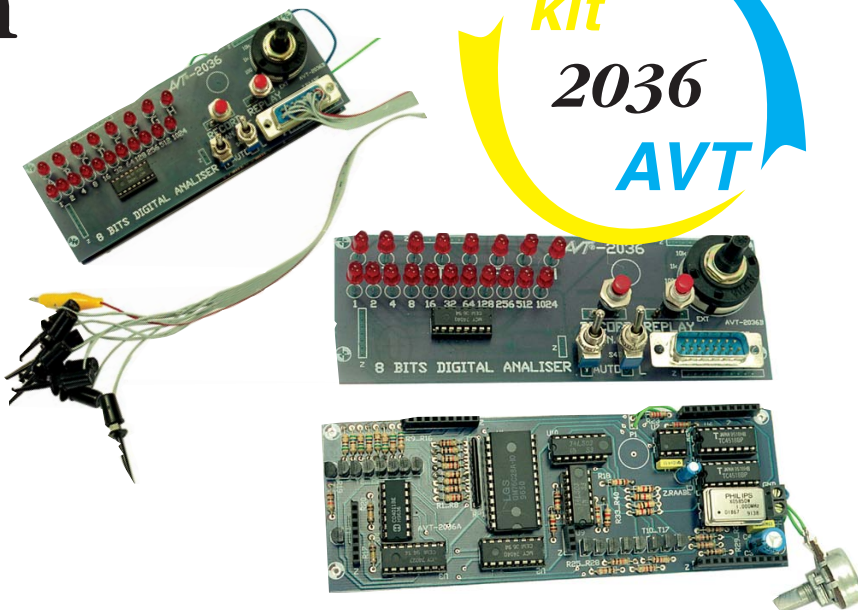
układem, tj. być sterowane zegarem tego układu.

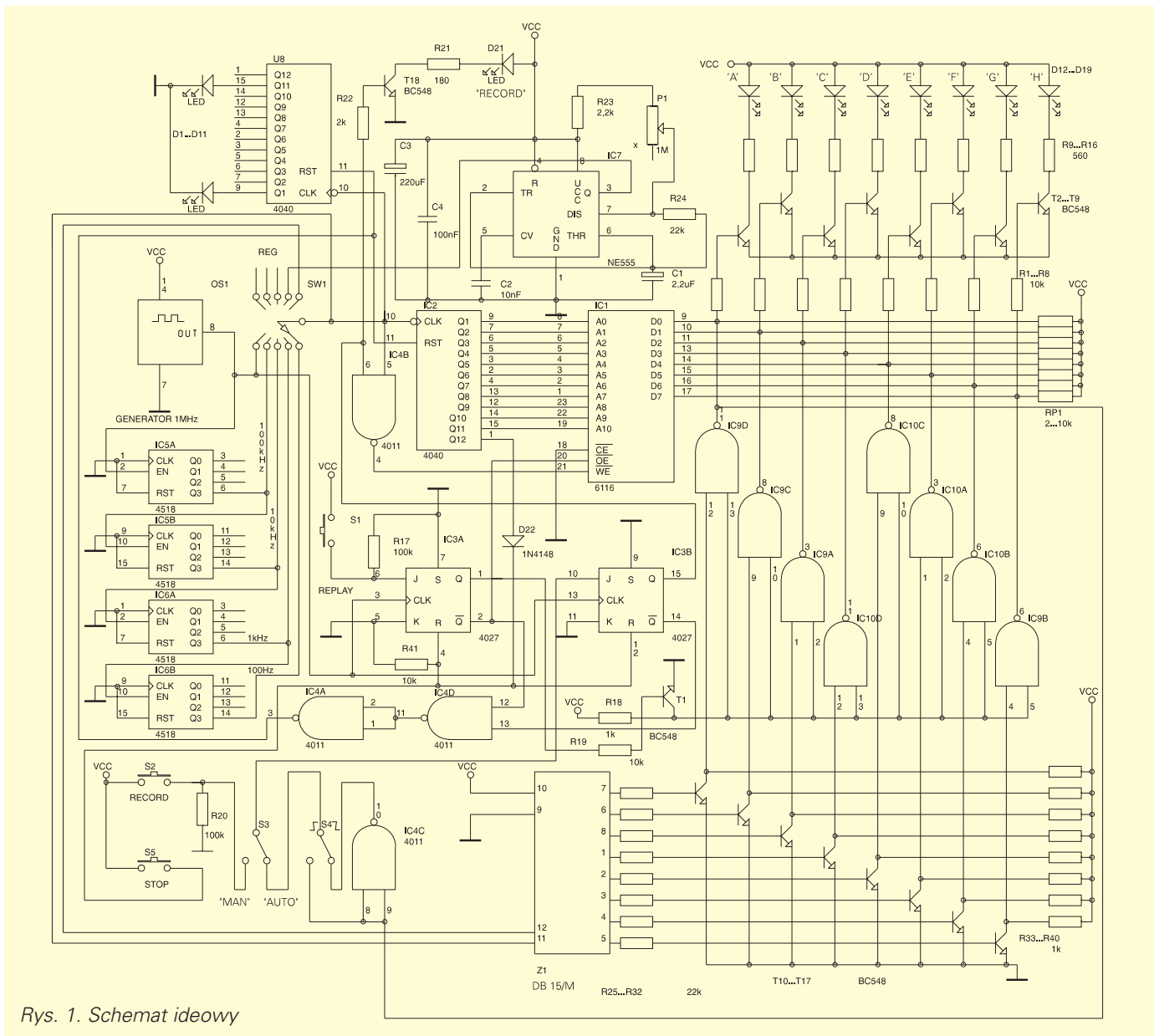
4. Powinna istnieć możliwość zmiany częstotliwości pracy zegara analizatora podczas odtwarzania zarejestrowanej informacji. Zmiana ta powinna odbywać się w sposób płynny.
5. Układ powinien umożliwiać wyświetlanie aktualnego adresu pamięci, w której zapisana została informacja. Ze względu na konieczność maksymalnego obniżenia kosztów wykonania analizatora przyjęte zostały dwie, alternatywne wersje wyświetlacza.
 - a) wyświetlanie adresu za pomocą szeregu 11-u diod LED. Jest to rozwiązanie podstawowe i najprostsze, ale nie pozbawione wady. Zmusza ono bowiem Użytkownika do odczytywania liczb zapisanych w systemie dwójkowym. Ponieważ mogą być to liczby do 11-o bitowych włącznie, ich przetłumaczenie na system dziesiętny „w głowie”, bez użycia kalkulatora może być dla wielu Kolegów nieco uciążliwe.
 - b) rozwiązaniem alternatywnym do opisanego wyżej jest zastosowanie układu z czterema licznikami – dekodernami i czterema wyświetlaczami siedmiosegmentowymi LED. W tym wypadku otrzymujemy prezentację aktualnego adresu bezpośrednio w systemie dziesiętnym. Okupione jest to jednak znacznym podwyższeniem kosztów wykonania układu. Dlatego też jako rozwiązanie podstawowe został przyjęty wariant pierwszy, a drugi jest opcją rozbudowy analizatora w przyszłości.

6. Analizator powinien posiadać wysoko-stabilny układ zegara sterującego oraz dzielnik częstotliwości umożliwiający uzyskanie częstotliwości niższych od podstawowej. Powoduje to konieczność zastosowania oscylatora kwarcowego (w naszym konkretnym przypadku oscylatora 1MHz) i czterodekadowego dzielnika częstotliwości. Zastosowanie tak rozbudowanego i kosztownego układu wyłącznie do sterowania analizatora byłoby marnotrawstwem. Dlatego też układ został wyposażony w dodatkowe wyjście umożliwiające stosowanie go jako wysokostabilnego generatora impulsów prostokątnych.
7. Analizator został wykonany w technologii mieszanej CMOS – TTL i zawiera pamięć typu 6116. Determinuje to napięcie zasilania – 5VDC. Wyposażenie urządzenia pobierającego bardzo mało prądu w samodzielny zasilacz sieciowy nie wydaje się być celowe. Do zasilania urządzenia możemy wykorzystać gotowy zasilacz, najlepiej typu „kalkulatorowego”, znajdujący się oczywiście w ofercie handlowej AVT. Istnieje także możliwość zasilania analizatora z badanego układu.

Jak to działa?

Schemat elektryczny analizatora stanów logicznych przedstawiono na rysunku 1. Wielu początkującym Kolegom z pewnością ścierpła skóra: jest trochę tego wszystkiego, prawda? Nie przejmujcie się jednak, zaraz przez to wszystko się „przegryziemy”. Ponadto zastanówmy się chwilę: czy naprawdę może





Rys. 1. Schemat ideowy

istnieć coś takiego, jak zbyt trudny do zrozumienia układ cyfrowy? Przecież zrozumienie zasady działania dowolnej „cyfrowki” polega wyłącznie na logicznym rozumowaniu, a zdolności w tym kierunku nikomu z nas nie brakuje. Nie mamy tu przecież do czynienia ze skomplikowanymi obliczeniami, mozolnym dobieraniem wartości rezystorów czy kondensatorów. To zwykła układanka z klocków, tyle że powiązanych ze sobą z żelazną logiką.

Jak widać na schemacie, centralnym punktem układu jest pamięć typu SRAM (ona naprawdę TAK się nazywa!) 6116. Z pamięcią tą mieliśmy już do czynienia przy okazji konstruowania programatora do zabawek (AVT2047) i dlatego też nie będziemy jej tu szczegółowo opisywać. Wystarczy wspomnieć, że jest to pamięć statyczna o swobodnym dostępie i pojemności 2kB, a dokładnie 2048B. W pamięci takiej możemy zapisać 2048 słów ośmiobitowych, czyli bajtów. Aby zacho-

wać zapisaną informację nie musimy stosować żadnych dodatkowych procesów elektronicznych poza stałym podtrzymaniem napięcia zasilania. Po odłączeniu tego napięcia zawartość pamięci zostanie bezpowrotnie skasowana, co w przypadku naszego analizatora nie ma najmniejszego znaczenia. Co musimy zrobić, aby zapisać jakiegokolwiek informacji w pamięci? Jak sobie z pewnością przypominamy układ 6116 posiada trzy wejścia sterujące:

1. CE (Chip Enable) zezwalające na korzystanie z pamięci. Podanie na to wejście stanu wysokiego powoduje przejście układu w stan Power Down i zablokowanie (stan wysokiej impedancji) wszystkich jej wejść/wyjść informacyjnych. Stan niski na tym wejściu umożliwia współpracę otoczenia z pamięcią i właśnie taki stan jest permanentnie wymuszany na tym wejściu.
2. OE(Output Enable) zezwalające na odczyt zawartości pamięci. Stanem ak-

tywnym na tym wejściu jest także stan niski.

3. WE (Write Enable) zezwolenie na zapis informacji do pamięci, aktywne także przy stanie „0”.

Funkcja wejść adresowych A0...A10 jest oczywista: umożliwiają one wskazanie, do jakiej komórki pamięci ma być zapisana lub z jakiej komórki ma być odczytana informacja w postaci 1 słowa 8-bitowego. Ponieważ w naszym układzie będziemy zapisywać i odczytywać zawsze kolejne komórki pamięci, do wejść adresowych dołączony jest dwunastostopniowy licznik binarny typu 4040.

Ważną rolę w układzie pełni generator kwarcowy OS1 wraz z dzielnikiem częstotliwości zbudowanym na układach IC6 i IC7. Jego zadaniem jest dostarczenie przebiegu prostokątnego o potrzebnej aktualnie częstotliwości do sterowania licznikiem IC2. Wyboru częstotliwości dokonujemy za pomocą przełącznika SW1,

a do dyspozycji mamy następujące jej wartości: 1MHz (bezpośrednio z wyjścia oscylatora), 100kHz, 10kHz, 1kHz i 100 Hz. Przebiegi o tych częstotliwościach służą do rejestracji stanów badanego układu, natomiast do odtwarzania zapisu w zasadzie będziemy wykorzystywać generator o płynnie przestrajanej częstotliwości, zbudowany z wykorzystaniem znanego nam od dawna multiwibratora astabilnego NE555. Częstotliwość pracy tego generatora z wartościami podanymi na schemacie może być przestrajana w zakresie od ok. 4Hz do 0Hz, co umożliwi w każdym wypadku spokojną obserwację zarejestrowanych przebiegów. Pewnie niektórych Kolegów zdziwiła ta informacja: jak płynnie przestrajając częstotliwość do 0Hz? To proste, wystarczy przeciąć ścieżkę potencjometru P1!

Kolejnym ważnym dla działania analizatora blokiem funkcjonalnym jest z pozoru skomplikowany układ wejściowy zbudowany z tranzystorów T10...T17, bramek (wyjątkowo TTL) IC9, IC10 7403 i dwóch R-PACK'ów RP2 i RP3. Zastosowanie tranzystorów na wejściu układu zostało podyktowane koniecznością dopasowania tych wejść do różnych standardów (TTL lub CMOS) i różnych poziomów napięć zasilających badanego układu.

Rolę jaką pełnią bramki zawarte w strukturach IC9 i IC10 omówimy w dalszej części artykułu, podczas szczegółowej analizy pracy układu. Tranzystory T2...T9 pełnią rolę stopnia wyjściowego układu, zobrazowując zapaleniem diody LED stan wysoki, który wystąpił w odpowiadającym jej punkcie badanego urządzenia.

Jak już wspomniano przewidziane zostały dwa sposoby wyświetlania aktualnego adresu podanego na wejścia adresowe pamięci. W wersji podstawowej rolę tę pełni licznik binarny IC8 z wejściami połączonymi równolegle do wejść licznika IC2. Jedyną funkcją wykonywaną przez licznik IC8 jest sterowanie jedenastoma diodami LED podłączonymi bezpośrednio do jego wyjść. Co spowodowało taką rozrzutność materiałową i zastosowanie tego elementu do pełnienia tak prostej funkcji? Powody były dwa. Po pierwsze: zastosowanie licznika zamiast układu złożonego z ośmiu tranzystorów i szesnastu rezystorów dołączonych do wyjść licznika IC2 jest rozwiązaniem prostszym i mniej kosztownym (musimy zawsze się liczyć z powiększeniem wymiarów kosztownej płytki dwuwarstwowej z metalizacją). Po drugie, takie rozwiązanie ogranicza liczbę połączeń pomiędzy głównym blokiem analizatora a modulem układu wyświetlania do zaledwie czterech przewodów (Ucc, GND, CLK i RST) co z kolei ułatwi zaprojektowanie płytki modułu z wyświetlaczami 7 segmentowymi.

Ostatnim blokiem funkcjonalnym analizatora jest układ wyświetlania danych zrealizowany na tranzystorach T2...T9, diodach LED D12...D19 oraz rezystorach ograniczających prąd bazy tranzystorów i prąd płynący przez LED'y.

Prześledźmy teraz działanie naszego układu. Jako punkt wyjściowy przyjmijmy stan spoczynkowy układu, kiedy to obydwa przerzutniki J-K są wyzerowane.

1. Rejestracja danych

Zanim rozpoczniemy badanie uruchamianego układu musimy zdecydować, czy będziemy korzystać z zegara tego układu, czy też z zegara wbudowanego w analizator. W pierwszym przypadku musimy ustawić przełącznik SW1 w pozycji EXT (External Clock – zegar zewnętrzny) i wejście 13 analizatora dołączyć do dowolnego punktu badanego układu, w którym występuje sygnał zegarowy.

W przypadku drugim musimy jeszcze zdecydować, jaką częstotliwość zapisu wybierzemy i ustawić przełącznik SW1 w pozycji jej odpowiadającej.

Kolejną trudną decyzją, jaką trzeba będzie podjąć jest ustalenie czy rejestracja danych rozpocznie się automatycznie, po wykryciu przez układ odpowiedniego poziomu logicznego na jednym z wejść, czy też rozpoczniemy ją ręcznie, w wybranym przez nas momencie. W pierwszym przypadku, po ustawieniu przełącznika S3 w pozycji AUTO, musimy wejście danych 2 (Z1) dołączyć do tego punktu badanego układu, którego zmiana stanu ma być sygnałem do rozpoczęcia rejestracji, oraz przełącznikiem S4 ustalić, czy zapis ma rozpocząć opadające czy wstępujące zboczne sygnału. W drugim przypadku należy ustawić przełącznik S3 w odpowiedniej pozycji (**MAN**ual).

Naciśnięcie przycisku RECORD (lub zmiana stanu na wejściu 2 danych przy automatycznym wyzwalaniu zapisu) spowoduje powstanie stanu wysokiego na wejściu J przerzutnika J-K IC3B i przy nadejściu najbliższego dodatniego zbocza impulsu zegarowego przerzutnik ten włączy się. Konsekwencje tego faktu będą następujące:

1. Stan niski z wyjścia Q\ przerzutnika zostanie doprowadzony do wejścia bramki IC4D i po podwójnym zanegowaniu przez dwie bramki NAND spowoduje odblokowanie dwóch liczników: IC2 i IC8.
2. Otwarta zostanie bramka IC4B, co spowoduje doprowadzanie impulsów zegarowych do wejścia WE\ pamięci IC1.
3. Zapali się dioda LED – D21 sygnalizując pracę układu w trybie zapisu.

Tak więc liczniki rozpoczęły zliczanie impulsów zegarowych, na wejścia adresowe pamięci podawane są kolejne lic-

by, a do pamięci zapisywane są stany jej wejść danych.

Tranzystory T10 T17 wysterowywane są z wejść analizatora (piny 1...8 złącza Z1). Jeżeli na niektórych z tych wejść tych występują stany wysokie, to odpowiadające im tranzystory zwierają do masy wejścia odpowiednich bramek z układów IC9 i IC10. Tranzystory połączone z wejściami analizatora, na których w danym momencie występuje stan niski nie przewodzą i wejścia odpowiadających im bramek pozostają w stanie wysokim, wymuszonym przez rezystory R33 R40. A zatem stany z wejść analizatora poddawane są podwójnej negacji, podawane na wejścia danych pamięci i zapisywane.

Proces zapisu możemy także rozpocząć automatycznie, po wykryciu zmiany stanu logicznego na wejściu 2 analizatora. W tym celu musimy stawić przełącznik S3 w pozycji AUTO i zdecydować, czy rozpoczęcie zapisu ma być zainicjowane zmianą stanu wybranego punktu badanego układu z wysokiego na niski czy odwrotnie. Wyboru dokonujemy za pomocą przełącznika S4, zgodnie z oznaczeniami na schemacie i na płytce obwodu drukowanego.

Proces zapisu kończy się w momencie powstania stanu wysokiego na wyjściu Q12 licznika IC2, co powoduje wyzerowanie przerzutnika IC3B (a także przerzutnika IC3A, pracującego podczas odczytu)

2. Odczytywanie zapisanych danych

Odczytanie danych zapisanych w pamięci rozpoczynamy za pomocą naciśnięcia przycisku REPLAY. Przedtem jednak musimy przełącznik SW1 ustawić w pozycję REG, co umożliwi nam przejście kolejnych stanów logicznych badanego układu w zwolnionym tempie. Potencjometrem P1 możemy regulować szybkość odczytu, a nawet zatrzymać go na dowolnie długi czas. Naciśnięcie przycisku REPLAY spowoduje włączenie drugiego przerzutnika J-K – IC3A. Stan niski z wyjścia Q\ tego przerzutnika odblokuje za pośrednictwem bramek IC4D i IC4A liczniki IC1 i IC8 i jednocześnie uaktywni wejście OE pamięci. Jak pamiętamy, podanie stanu niskiego na to wejście umożliwia odczyt danych zapisanych w pamięci.

Podczas zapisu tranzystor T1 nie przewodził i bramki NAND z otwartym kolektorem zawarte w strukturach układów IC9 i IC10 pracowały jako inwertery. Natomiast teraz baza tego tranzystora została wysterowana z wyjścia Q włączonego obecnie przerzutnika IC3A. Spowodowało to wymuszenie stanu niskiego na po jednym z wejść bramek IC9 i IC10 i co za tym idzie całkowite odcięcie układu wyświetlania danych zawartych w pamięci od złącza Z1. Gdyby nie zastosowania

tych bramek, to przed każdym odczytem danych należałoby odłączać kabel łączący nasz analizator z badanym układem.

Stany logiczne kolejno ukazujące się na wyjściach pamięci wysterowują bazy tranzystorów T2 T9, powodując zapalenie się diod LED D12 D19 w momencie pojawienia się stanu wysokiego na odpowiadających im wyjściach pamięci.

Proces odczytu kończy się identycznie jak zapisu.

Zarówno przy zapisie danych jak i przy ich odczycie licznik IC8 pracuje symultanicznie z licznikiem adresującym pamięć. Dołączone do jego wyjść diody LED wyświetlają w systemie binarnym kolejny wybrany adres pamięci, a co za tym idzie kolejny krok badania testowanego układu. Podczas zapisu obserwacja aktualnego adresu nie jest potrzebna, natomiast proces odczytu możemy dowolnie spowolnić, a nawet zatrzymać, co pozwala na w miarę wygodne odczytanie aktualnego adresu.

Zapis i odczyt informacji możemy w każdej chwili przerwać za pomocą przyciski STOP.

Montaż i uruchomienie

Na rysunkach 2 i 3 przedstawiono możliwości ścieżek płytek drukowanych naszego

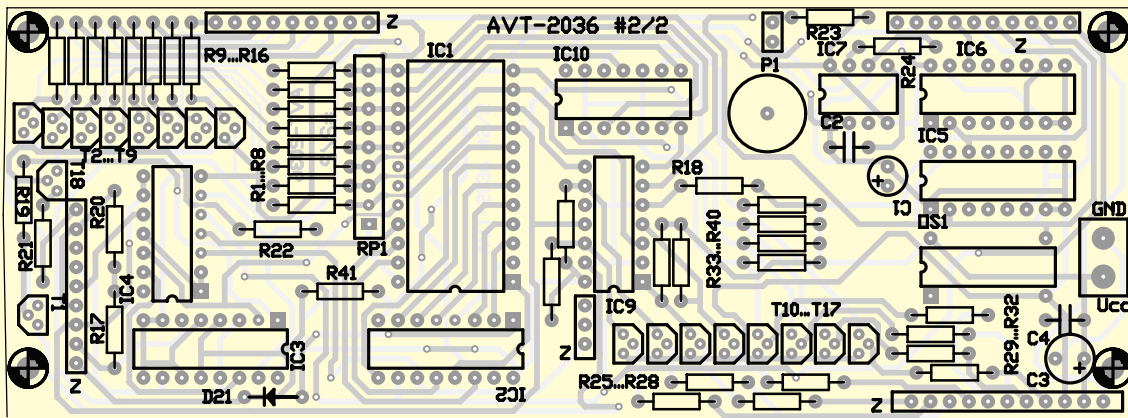
analizatora. Płytkę główną została wykonana na laminacie dwustronnym, natomiast płytki wyświetlaczy i przełączników na laminacie jednostronnym. I tu od razu niespodzianka: na płytkach widoczne są liczne elementy, których nie było na schemacie, wszystkie oznaczone literami „Z”! Zaraz wyjaśnimy sobie powody takiego narysowania schematu. Nieznane jeszcze elementy to po prostu złącza łączące ze sobą obie płytki! Cały układ analizatora zaprojektowany został jako „kanapka” lub, jak kto woli „sandwich”. Dwie płytki umieszczone są jak dwa kawałki chleba w kanapce: równoległe do siebie. Niestety, zamiast smakowitej szynki pomiędzy warstwami znajdują się elementy płytki głównej i właśnie te, nie oznaczone na schemacie złącza. Powód nie narysowania ich na schemacie elektrycznym był prosty: uwzględnienie tych wszystkich połączeń drastycznie skomplikowałoby schemat, nie wnosząc niczego nowego do jego zrozumienia. Dlatego też złącza te zostały pominięte, traktujemy je tak, jak by były po prostu ścieżkami na laminacie!

Montaż układu niczym nie różni się od montażu innych urządzeń elektronicznych, których tyle już wykonaliśmy. Ta sama bajeczka: rozpoczynamy od wlutowania na

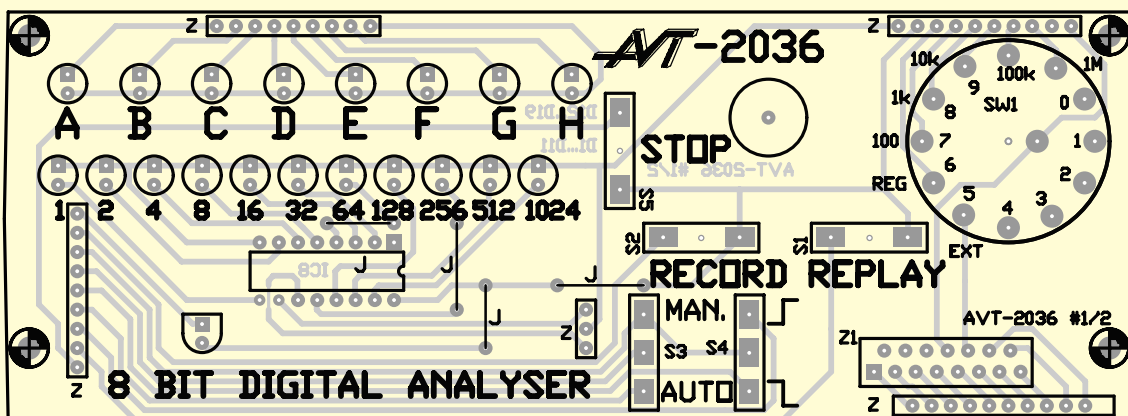
płytkę wyświetlacza zwróć oraz elementów o najmniejszych gabarytach, a kończymy na największych podzespołach. Trochę kłopotu może sprawić jedynie przylutowanie przełączników S3 i S4 i przycisków S1 i S2, ponieważ ich wyprowadzenia w żadnym wypadku nie zmieszczą się w otwory w płytce. Musimy najpierw przylutować do punktów lutowniczych tych elementów krótkie odcinki grubej srebrzanki, lub w ostateczności miedzianego drutu. Dopiero do nich możemy przylutować końcówki przełączników.

Przed wlutowaniem diod musimy podjąć decyzję, co do sposobu obudowania naszego analizatora. Możliwości są dwie:

1. Zastosowanie starej i wypróbowanej w projektach serii 2000 metody umieszczenia układu za przezroczystym filtrem o kolorze zastosowanych diod. Metoda ta jest prostsza, nie ma potrzeby wykonywania otworów pod diody. Wystarczy tylko postępując się rysunkiem płyty czołowej zamieszczonym na wkładce jako szablonem, wykonać otwory pod przełączniki i złącze Z1 i po kłopotcie. Metoda ta ma jednak jedną wadę: napisy informacyjne umieszczone na stronie opisowej płytki przełączników są przez filtr słabo widoczne. Jeżeli zdecydujemy się na za-



Rys. 3. Schemat montażowy



Rys. 2. Schemat montażowy

Projekty AVT

stosowania tej metody, to diody LED muszą być wlutowane tak, aby prawie dotykały filtru.

2. Metoda druga jest trudniejsza, ale daje lepsze wyniki. Umieszczony na wkładce rysunek płyty czołowej należy metodą kserograficzną przenieść na papier samoprzylepny, najlepiej w dwóch kopiach. Rysunek naklejamy na filtr i wykonujemy wszystkie otwory. Przy tej operacji łatwo o uszkodzenie rysunku i dlatego autor zaleca wykonanie dwóch jego kopii. Przy zastosowaniu tej metody diody muszą być wlutowane tak, aby wystawały nieco ponad powierzchnię płyty czołowej urządzenia.

Wszystkie złącza oznaczone literami „Z” montujemy w następujący sposób: goldpiny lutujemy do płytki przełączników od strony druku, a złącza szufladkowe do płytki głównej, od strony elementów.

Po zmontowaniu całego układu składamy ze sobą obie połówki naszej smakowitej kanapki i dołączamy zasilanie.

Wykaz elementów

Rezystory

P1: 1M Ω /Apotencjometr obrotowy
RP1: 2...10k Ω
R1, R2, R3, R4, R5, R6, R7: 10 Ω
R8, R19, R41: 10k Ω
R9, R10, R11, R12, R13: 560 Ω
R14, R15, R16: 560 Ω
R17, R20: 100k Ω
R18, R33, R34, R35, R36: 1k Ω
R21: 180 Ω
R22: 2k Ω
R23: 2,2k Ω
R24, R25, R26, R27, R28: 22k Ω
R29, R30, R31, R32: 22k Ω
R37, R38, R39, R40: 1k Ω

Kondensatory

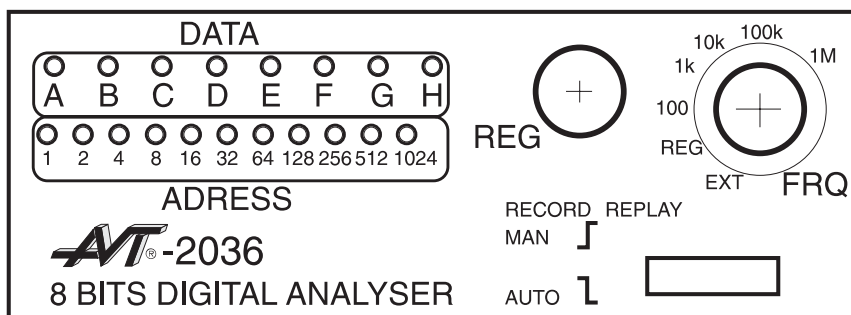
C1: 2,2 μ F /16
C2: 10nF
C3: 220 μ F /6,3
C4: 100nF

Półprzewodniki

D1...D21: LED f5 mm, najlepiej czerwone
D22: 1N4148
T1...T18: BC548 lub odpowiednik
IC1: pamięć statyczna typu 6116
IC2, IC8: 4040
IC3: 4027
IC4: 4011
IC5, IC6: 4518
IC7: NE555
IC9, IC10: 74LS03

Pozostałe

OS1 GENERATOR 1MHz
Z1 złącze DB15 F
SW1 przełącznik obrotowy
S1, S2, S5 przyciski
S3, S4 przełączniki
Z goldpiny 2x10, 1x8 i 1x3
złącza szufladkowe odpowiednio do goldpinów
złącze DB15 M z obudową
złącze DB15 F do lutowania prostopadle w druk
Odcinek przewodu taśmowego 12 żyłowego ok. 25 cm
Chwytyki miniaturowe 8 szt.
Krokodyłek miniaturowy w izolacji
Obudowa typu KM-60 z filtrem w kolorze zastosowanych diod LED



Układ wymaga stabilizowanego zasilacza +5VDC o wydajności prądowej ok. 400mA. Może być też zasilany z badanego układu za pośrednictwem złącza Z1 (pin. 14 plus zasilania, pin. 15 – masa).

Pozostała nam jeszcze jedna czynność do wykonania: zmontowanie przewodów pomiarowych. Dostarczony w kucie odcinek przewodu taśmowego lutujemy z jednej strony do odpowiednich końcówek złącza Z1. Z drugiej strony przylutowujemy do właściwych przewodów osiem chwytaków miniaturowych, a do przewodu połączonego z masą krokodyłek. Dziesiąty przewód możemy wykorzystać jako alternatywne zasilanie analizatora (pin 14 Z1), a jedenasty jako wyprowadzenie sygnału zegarowego.

Zmontowany z dobrych elementów układ nie wymaga regulacji i działa, wierzcie na słowo Czytelnicy, natychmiast poprawnie. Nawet prototyp analizatora „odpalit” bez najmniejszych poprawek, powodując całkowite osłupienie, znanego z nieprawdopodobnego roztargnienia autora.

No tak, powyższa wzmianka o roztargnieniu już po chwili okazała się słuszną. Autor zapomniał bowiem opisać dodatkową, ale bardzo ważną funkcję układu. Może od bowiem służyć jako bardzo dobrej jakości generator częstotliwości wzorcowej. Na pin 12 złącza Z1 została wyprowadzona częstotliwość taka, jaką wybierzesz przełącznikiem SW1.

Zbigniew Raabe