

System projektowania modułowego



część 7

W części 7 omówimy następujące moduły wejściowe, procesorowe i wyjściowe. **Moduły wejściowe:** generator impulsów zegarowych synchronizowany częstotliwością sieci energetycznej, oscylator sterowany rezonatorem kwarcowym.

Moduły procesorowe: diodowe bramki logiczne, licznik dzielący przez sto, prosty licznik z dekodernem do wyświetlacza 7-segmentowego.

Moduł wyjściowy: dekodery sterownik do wyświetlacza 7-segmentowego. Przykładowym projektem, w którym wykorzystano niektóre z tych modułów, jest układ odliczający czas, synchronizowany częstotliwością sieci energetycznej. Jego aktualny stan jest wyświetlany w sposób ciągły przez zespół czterech 7-segmentowych wyświetlaczy LED. Inny wariant tego układu składa się z oscylatora kwarcowego z takim samym modułem procesora, ale z wyświetlaczem LCD, dzięki czemu nadaje się do stosowania w układach przenośnych.

Zasilacz

Moduły będą zasilane napięciem stałym 12V, takiego bowiem napięcia wymagają zazwyczaj przekaźniki, syreny, elektromagnesy itp. Do generatora impulsów zegarowych będzie natomiast potrzebne napięcie zmienne 9V 50Hz, które otrzymuje się przez transformator z sieci energetycznej 230V. Transformator ten równocześnie wchodzi w skład zasilacza napięcia stałego 12V.

W razie użycia wyświetlacza LCD, może okazać się konieczne obniżenie napięcia zasilającego do 9V, ponieważ niektóre LCD nie są przystosowane do wyższych napięć.

Generator impulsów zegarowych z napięcia zmiennego

Termin "impulsy zegarowe" oznacza w tym wypadku ciąg impulsów, używanych do pobudzania w wymaganym rytmie innych układów. Jak już wspomniano w poprzednich częściach serii, impulsy zegarowe mogą być generowane przez przerzutnik astabilny.

Przewagą sieci energetycznej 50Hz nad przerzutnikiem astabilnym przy stosowaniu impulsów zegarowych jest to, że w cyklu dobowym częstotliwość tę można uznać za stałą. Dzięki temu jej

wielokrotności lub podwielokrotności mogą być używane do dokładnego wyznaczania czasu. Z częstotliwości sieci można otrzymać częstotliwości 50Hz, 100Hz, 1Hz itd., zależnie od użytego układu.

W ten sposób można osiągnąć znacznie wyższą dokładność niż za pomocą przerzutnika astabilnego. Wadą tego sposobu jest konieczność dysponowania dostępnym do sieci, bateria nie wystarczy.

Niektóre urządzenia zasilane z sieci, zarówno fabryczne jak i opisywane w czasopiśmie, są określane jako "zasilane bezpośrednio z sieci". Takie zasilanie jest bardzo niebezpieczne dla niedoświadczonych konstruktorów, dla których użycie transformatora należy uznać za konieczność.

Można także kupić transformator z zespolonym wtykiem sieciowym, włączony bezpośrednio do gniazdka sieciowego. Jest to najbezpieczniejsze rozwiązanie, ponieważ wszystkie elementy, będące pod napięciem sieci są szczelnie zamknięte w plastikowej obudowie.

Otrzymywanie częstotliwości 100Hz

Schemat na rys. 7.1 ilustruje sposób otrzymywania sygnału 100Hz z sieci

napięcia zmiennego 230V przy pomocy zasilacza.

Wartość szczytowa sygnału 100Hz w punkcie połączenia REC1 i D1 przewyższa napięcie w punkcie połączenia D1 i C1. Jest to szkodliwe dla liczników, sygnał ten został więc obniżony za pomocą dzielnika napięcia, złożonego z rezystorów R1 i R2, o typowych opornościach $R1 = 10k\Omega$ i $R2 = 47k\Omega$.

Otrzymywanie częstotliwości 50Hz

Rysunek 7.2 pokazuje, jak ten sam transformator sieciowy, używany do zasilania układu prądem stałym, wykorzystać do uzyskania sygnału 50Hz. Dwie połączone szeregowo diody D1 i D2 tworzą prostownik jednopółkowy. Z wielu powodów, które nie będą tutaj omawiane, taki zasilacz jest mniej sprawny niż przedstawiony na rys. 7.1, zwłaszcza w przypadku większego poboru prądu przez zasilany układ. Typowe oporności rezystorów dzielnika napięcia R1 i R2 są takie same jak poprzednio.

Otrzymywanie sygnału prostokątnego

Sygnały wyjściowe układów z rys. 7.1 i rys. 7.2 są zniekształconymi sinusoidami, nie nadają się więc do użycia jako impulsy zegarowe. Niektóre układy wymagają impulsów o bardzo stromych zboczach.

Trudności te dają się pokonać za pomocą opisanego w części 1 przerzutnika Schmitta. Jego wyjście może być tylko w jednym z dwóch stanów, 0V albo +VE, z wykluczeniem wszelkich stanów pośrednich. (W rzeczywistości zmiana napięcia nie jest nigdy natychmiastowa, jest jednak dostatecznie szybka, aby w powolniejszych układach czas przerzutu mógł być traktowany jako pomijalnie krótki.) Schemat blokowy tak rozwiązanego układu jest przedstawiony na **rys. 7.3**.

Zalety

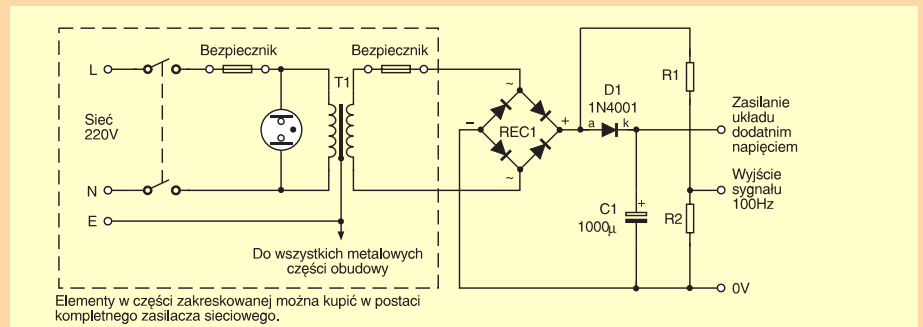
- możliwość dokładnego długoterminowego wyznaczenia czasu.

Wady

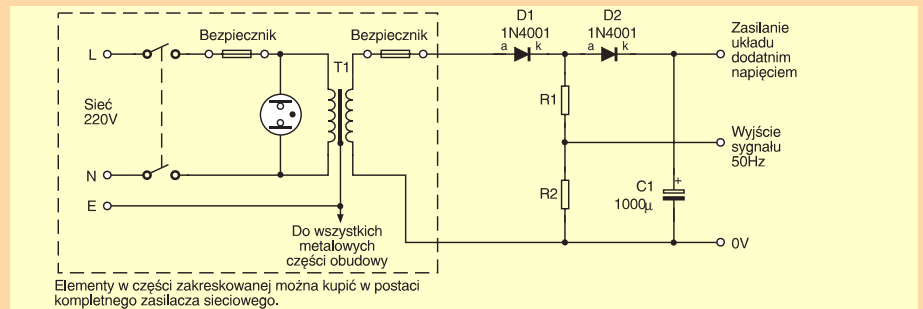
- konieczność dostępu do sieci energetycznej,
- brak możliwości stosowania w przenośnych urządzeniach zasilanych z baterii.

Oscylator kwarcowy

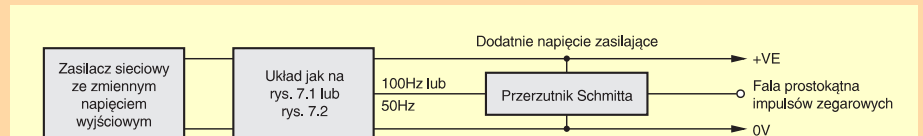
W razie potrzeby wysokiej dokładności czasu przy braku dostępu do sieci elektrycznej doskonałym źródłem impulsów zegarowych jest oscylator z rezonatorem kwarcowym. Na przykład licznik CMOS typu 4020B zawiera 14 stopni podziału plus dodatkową bramkę dla oscy-



Rys. 7.1. Otrzymywanie sygnału 100Hz z zasilacza sieciowego. Typowe oporności R1 i R2 wynoszą odpowiednio 10kΩ i 47kΩ.



Rys. 7.2. Otrzymywanie sygnału 50Hz z zasilacza sieciowego.



Rys. 7.3. Przerzutnik Schmitta poprawia kształt sygnału zegarowego.

się rezonatorów na częstotliwość 32768Hz. Liczba ta może wydawać się dziwna, ale po 15-krotnym podzieleniu jej przez 2 otrzymuje się 1. Przedstawiając to inaczej:

$$32768\text{Hz} : 2^{15} = 1\text{Hz}$$

Jeżeli więc sygnał tego oscylatora kwarcowego zostanie podzielony 15 razy przez 2, otrzyma się sygnał o okresie równym dokładnie 1 sekundzie, nadający się do sterowania zegarem lub innym układem czasowym.

Do wprowadzenia oscylatora w drgania jest potrzebny jakiś rodzaj wzmacniacza, najlepiej bramka logiczna CMOS oraz ze dwa rezystory i kondensatory. Typowy układ oscylatora z pojedynczym inwerterem CMOS jest pokazany na **rys. 7.4**. Można także użyć jedną z wielu innych konfiguracji.

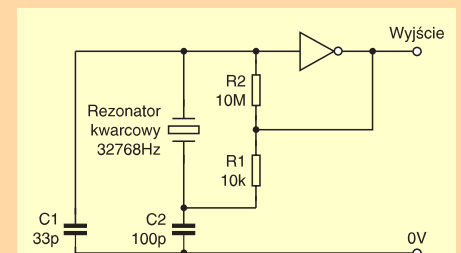
Do dzielenia częstotliwości przez 2 używa się przedstawionych w części 5 (rys. 5.7) przerzutników typu T. Aby otrzymać częstotliwość 1Hz, do wspomnianego wyżej oscylatora trzeba użyć 15 takich przerzutników. Brzmi to może zaskakująco, ale zająwszy się katalogów znajdzie się układy scalone pełne takich przerzutników. Na przykład licznik CMOS typu 4020B zawiera 14 stopni podziału plus dodatkową bramkę dla oscy-

latora kwarcowego. Może on zostać użyty jako kompletny generator czasu dostarczający sygnału 2Hz, jak pokazany na **rys. 7.5**. W razie potrzeby można go uzupełnić o jeden przerzutnik typu T z części 5, jeżeli jest wymagany sygnał 1Hz. Układ ten będzie działał z "zegarkowym kwarcem" o częstotliwości 32768Hz, zasilany napięciem do 12V.

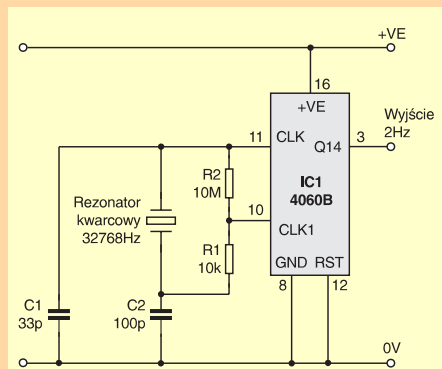
Inne wyjścia

Układ scalony 4060B ma szereg wyjść z różnych ogniw łańcucha przerzutników typu T. Zakładając użycie rezonatora 32768Hz można otrzymać częstotliwości podane w **tab. 1**.

Trzeba pamiętać, że częstotliwości podane w tabeli odnoszą się do układu z rezonatorem 32768Hz. Przy innej



Rys. 7.4. Prosty układ oscylatora kwarcowego z inwerterem CMOS.



Rys. 7.5. Licznik z kwarcowym generatorem zegarowym.

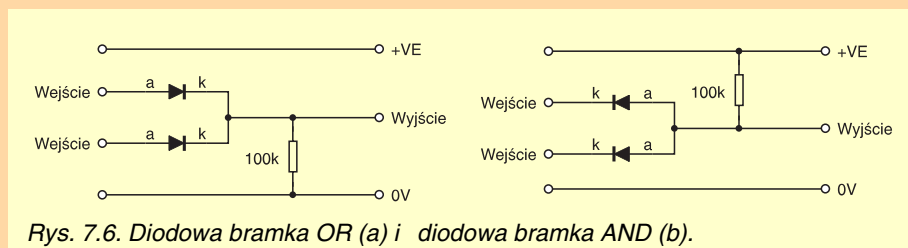
Tab. 1.

końcówka	podział przez	częstotliwość (Hz)
3	2^{14}	2
2	2^{13}	4
1	2^{12}	8
15	2^{10}	32
13	2^9	64
14	2^8	128
6	2^7	256
4	2^6	512
5	2^5	1024
7	2^4	2048

Częstotliwość 16Hz (podział przez 2^{11}) nie jest wyprowadzona.

częstotliwości rezonatora częstotliwości wyjściowe będą inne. Można je obliczyć przy pomocy informacji z kolumny "podział przez". Na przykład podział przez 2^4 oznacza podział przez $2 \times 2 \times 2 \times 2$, czyli przez 16.

Warto zwrócić uwagę na użyteczność częstotliwości z wyprowadzenia 15. W razie użycia wyświetlacza ciekłokrystalicznego, do zasilania jego płyty tylnej (BP) jest potrzebne napięcie zmienne o kształcie prostokątnym i częstotliwości 30Hz do 100Hz. Sygnał 32 Hz z końcówki 15 idealnie nadaje się do tego celu, co pozwala oszczędzić na specjalnym generatore. Końcówka 12 w 4060B jest wejściem kasowania. Układ funkcjonuje normalnie, gdy jest ono zwarte z 0V. Doprowadzenie do tego wejścia napięcia dodatniego wywołuje skasowanie całego licznika i wszystkie wyjścia przechodzą w stan niski (0V).



Rys. 7.6. Diodowa bramka OR (a) i diodowa bramka AND (b).

Diodowe bramki logiczne

Dotychczas w niniejszej serii omawiano bramki logiczne układów scalonych serii CMOS 4000. Istnieją jednakże inne rodzaje bramek scalonych, można je także konstruować ze wzmacniaczy operacyjnych, tranzystorów, a nawet diod.

Rysunek 7.6 pokazuje w jaki sposób można z pary diod i rezystora stworzyć bramkę OR (LUB) i bramkę AND (I). Jest to czasem bardzo użyteczne, gdy jest potrzebna jedna tylko bramka, a można zaoszczędzić cały układ scalony, w którym jest ich cztery. Taka prosta bramka ma oczywiście swoje ograniczenia. Przede wszystkim na każdej diodzie występuje spadek napięcia, który może być czasem niepożądany. Taka bramka pobiera pewien prąd, ale może dostarczyć tylko bardzo małego prądu. Innymi słowy, jej impedancja wejściowa jest mała, a wyjściowa duża.

Rezystor w bramce OR służy do utrzymywania napięcia wyjściowego na poziomie 0V, o ile na żadnym z jej wejść nie ma napięcia dodatniego. Jeżeli do jednego lub obu wejść zostanie doprowadzone napięcie dodatnie, wzrośnie także napięcie wyjściowe bramki.

Jeżeli jedno lub oba wejścia bramki AND zostaną połączone z 0V, to na wyjściu także będzie 0V. Jeżeli natomiast oba wejścia znajdują się pod napięciem dodatnim, to rezystor podciągnie wyjście także do napięcia dodatniego.

Pojedynczy tranzystor npn może zostać użyty jako bramka NOT (NIE), czyli inwerter, w sposób przedstawiony na rys. 7.7. Do tego celu nadaje się każdy tranzystor małej mocy, jak BC108, BC184L itp. Wyjściowy stan logiczny zawsze będzie odwrotny w stosunku do wejściowego. Można więc użyć go do transformacji bramki OR w bramkę NOR, a bramki AND w bramkę NAND.

Licznik dzielący przez 100

Moduł procesorowy pokazany na rys. 7.8 jest licznikiem dzielącym przez 100, wykorzystującym układ scalony CMOS typu 4518B. Z licznika uzyskuje się impuls wyjściowy co każde 100 impulsów wejściowych. Jest to podwójny licznik BCD (dziesiętny kodowany dwójkowo), co oznacza że wyjście jest 4-bitowe dwójkowe, ale zeruje się nie za szes-

nastym impulsem, tylko za dziesiątym.

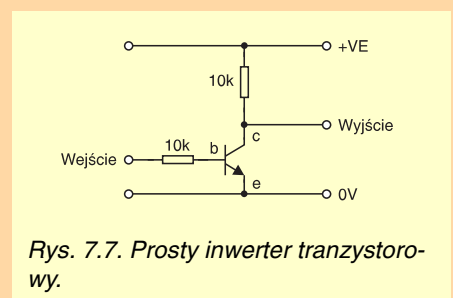
Układ scalony zawiera dwa zupełnie niezależne liczniki, A i B, zasilane za pośrednictwem wspólnych końcówek 8, 0V i 16, +VE. Rozmieszczenie wyprowadzeń układu 4518B jest podane w tab. 2.

Do pobudzania licznika może służyć zarówno wejście zegarowe, jak i wejście zezwalające, zależnie od tego czy mają być zliczane zbocza narastające sygnału, czy opadające. Sygnał zegarowy doprowadzony do wejścia zegarowego wyzwala licznik zboczami narastającymi, podczas gdy wejście zezwalające jest w stanie wysokim. Przerzucenie wejścia zezwalającego w stan niski zatrzymuje zliczanie.

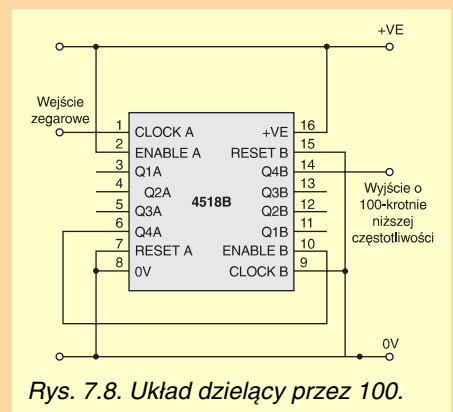
Jeżeli natomiast sygnał zegarowy zostanie doprowadzony do wejścia zezwalającego, to zbocza opadające sygnału wyzwala zliczenia, gdy wejście zegarowe jest w stanie niskim. Przerzucenie wejścia zegarowego w stan wysoki zatrzymuje zliczanie.

W układzie przedstawionym na rys. 7.8 sygnał zliczania jest wprowadzany przez końcówkę 1 wejścia zegarowego licznika A. Zliczanie jest możliwe, ponieważ wejście zezwolenia, końcówka 2, jest utrzymywane w stanie wysokim.

Wyjście Q4 przerzuca się ze stanu wysokiego w niski za każdym dziesiątym impulsem zegarowym, zostało więc połączone z końcówką 10 wejścia zezwalającego licznika B, który liczy każde zbocze opadające. Końcówka 9 wejścia zegarowego licznika B została więc połączona z 0V celem umożliwienia zliczania.



Rys. 7.7. Prosty inwerter tranzystorowy.



Rys. 7.8. Układ dzielący przez 100.

Tab. 2.

licznik A	licznik B	funkcja
1	9	wejście zegarowe
2	10	wejście zezwalające
3	11	wyjście Q1 (najmniej znaczące)
4	12	wyjście Q2
5	13	wyjście Q3
6	14	wyjście Q4 (najbardziej znaczące)
7	15	kasowanie

Dzielenie w ten sam sposób postępuje dalej w liczniku B kończąc się na wyjściu 14 (Q4), zatem podział od wejścia zegarowego 1 do końcowego wyjścia 14 wynosi 100.

Układ nadaje się do otrzymywania impulsów 1-sekundowych z doprowadzonego do końcówki 1 sygnału 100Hz. W razie potrzeby innego podziału niż przez 100, wyjścia można połączyć również w innej konfiguracji.

W układzie pokazanym na rys. 7.8 końcówki kasowania 7 i 15 są połączone z 0V, więc stanu licznika nie da się kasować. Jeżeli jednak kasowanie jest potrzebne, jak w poprzednio omówionych modułach (np. rys. 6.7 w części 6), należy przez rezystor obie końcówki kasowania połączyć z 0V. Można je wtedy przełącznikiem lub innym układem połączyć ze źródłem sygnału kasowania. Sposób ten został zastosowany w układzie z rys. 7.10.

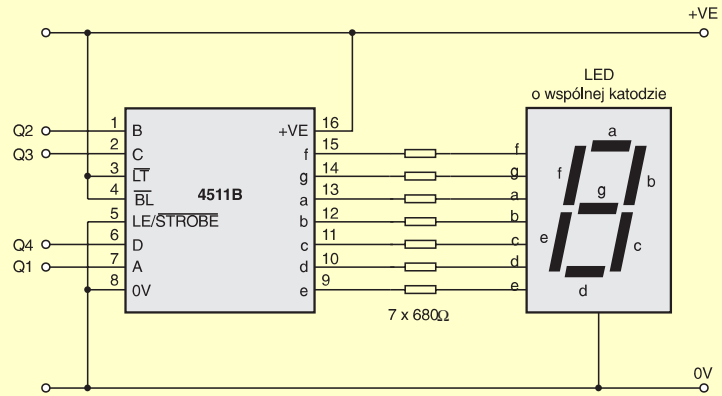
Wyświetlanie stanu licznika

Sterownik 7-segmentowego wyświetlacza elektroluminescencyjnego, wymagany dla każdej dekady licznika BCD, jest przedstawiony na **rys. 7.9**. Podobnie jak w opisanych w części 6 modułach LCD, segmenty takich wyświetlaczy są oznaczane literami a, b, c, d, e, f, g. Wyświetlacze te są wytwarzane w dwóch wariantach, ze wspólną anodą i ze wspólną katodą. W omawianym układzie użyto wyświetlacza ze wspólną katodą.

Rozmieszczenia wyprowadzeń wyświetlaczy są różne zależnie od typu i do ich identyfikacji trzeba posłużyć się katalogiem. Nie oznaczone wyprowadzenia należy pozostawić wolne.

Sterownik-dekoder BCD do wyświetlacza 7-segmentowego jest pokazany na rys. 7.9.

Końcówki wejść dwójkowych są oznaczona A, B, C, D i łączy się je z wyjściami Q1, Q2, Q3, Q4 licznika sterującego. Wyprowadzenia wyjść są oznaczone literami a do g i łączy się je z tak samo oznaczonymi wejściami segmentów wyświetlacza. Pomiędzy wejściami sterownika a segmentami konieczne są rezystory ograniczające prąd. Diody



Rys. 7.9 Układ scalony 4511B przetwarza wejściowy format BCD na format odpowiedni dla 7-segmentowego wyświetlacza elektroluminescencyjnego.

elektroluminescencyjne zawsze wymagają rezystorów szeregowych (zostało to omówione w części 4). Oporność podana na schemacie zapewni jasne wyświetlanie przy zasilaniu 12V. Przy zasilaniu 5V oporność rezystorów trzeba obniżyć do 330Ω.

Tajniki wyświetlania

Schemat na rys. 7.9 ilustruje najprostszyszy sposób użycia 4511B. Jest on jednak zdolny do kilku dodatkowych sztuczek.

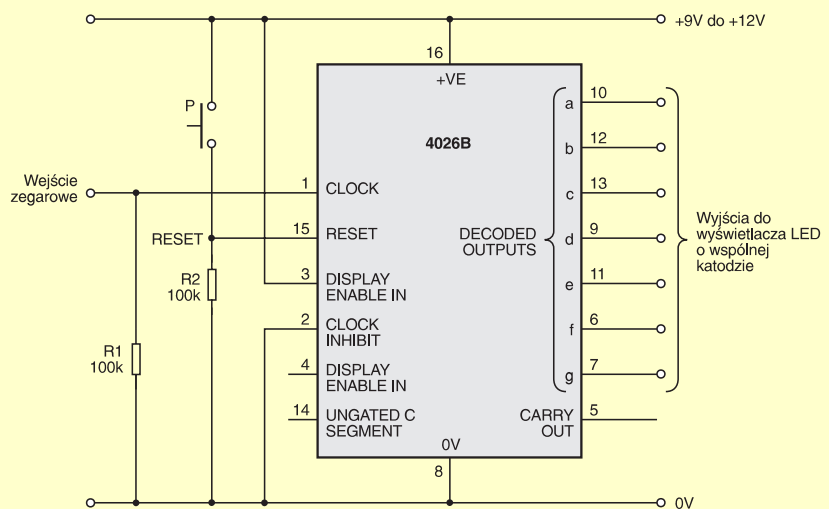
Jeżeli wejście 3, Lamp Test (LT), zostanie połączone z 0V, to napięcie wszystkich 7 wyjść staje się dodatnie, dzięki czemu dla sprawdzenia świeci wszystkie siedem segmentów. W czasie normalnego działania wejście to musi być połączone z zasilaniem.

Jeżeli wejście 4, Blanking (BL), zostanie połączone z 0V, to wszystkie wyjścia pozostaną w stanie niskim i wyświetlacz zostanie wygaszony. Jest to użyteczne w urządzeniach zasilanych

z baterii, gdy układ działa normalnie, ale dla oszczędzenia baterii wyświetlacz zostaje zaświecony tylko na czas odczytu. Jeżeli nie korzysta się z tej możliwości, wejście to musi być połączone z zasilaniem.

Wejście 4 oprócz tego umożliwia wygaszanie początkowych zer (czyli np. zamiast 0264 będzie wyświetlane 264). Jeżeli na przykład w towarzyszącym projekcie przykładowym układu odliczania czasu odłączyć wyprowadzenie 3 od napięcia zasilającego (przez przecięcie ścieżki łączącej 3 z 4), a wyprowadzenie 4 połączyć z 7 IC10, to zostanie wygaszone zero dziesiątek minut.

Jeżeli do wejścia 5, Latch Enable (LE/STROBE) czyli zatraskiwanie, doprowadzić napięcie dodatnie, to aktualny stan wyświetlacza zostanie zatrzymany. Można to nazwać stanem "zamrożenia" wyświetlanej cyfry. Po ponownym połączeniu końcówki 5 z 0V wyświetlacz wraca do normalnego działania.



Rys. 7.10 Układ scalony jest licznikiem, zespolonym ze sterownikiem 7-segmentowego wyświetlacza elektroluminescencyjnego. Do punktów P doprowadza się sygnał kasujący.

Licznik z wyświetlaczem

Istnieje szereg układów scalonych, które oprócz prostego licznika zawierają układ sterowania 7-segmentowym wyświetlaczem elektroluminescencyjnym. Takim układem jest CMOS 4026B, który jak większość liczników liczy w górę. Niewiele różni się od niego 4033B, a 40110B może liczyć i w górę i w dół (odliczać).

Schemat licznika z układem 4026B pokazuje **rys. 7.10**. Jest on przeznaczony do współpracy z wyświetlaczem 7-segmentowym o wspólnej katodzie.

Gdy jest potrzebny zwykły licznik, końcówki powinny zostać połączone zgodnie z rysunkiem. Wyprowadzenia oznaczone a do g łączy się z odpowiednimi segmentami wyświetlacza tak samo jak na **rys. 7.9** przez rezystory.

Naciśnięciem przycisku P można skasować zawartość licznika do 0. Po włączeniu zasilania na wyświetlaczu mogą pojawić się przypadkowe cyfry. Efekt ten daje się usunąć przez włączenie równoległe do przycisku P kondensatora o pojemności na przykład 100nF (0,1μF),

dzięki czemu przy każdym włączeniu zasilania powstaje impuls automatycznie kasujący licznik.

Łączenie liczników

Jak już wspomniano, licznik zlicza do dziewięciu i kasuje się za dziesiątym impulsem. Wraz z każdym skasowaniem licznika na jego wyjściu przeniesienia, końcówce 5, pojawia się dodatni skok napięcia. Połączenie tego wyjścia bezpośrednio z wejściem zegarowym następnego licznika typu 4026B pozwala zliczać do 99. Wejście 15, kasowania licznika dziesiątek, łączy się z wejściem kasowania licznika jednostek. Można w ten sposób kaskadowo łączyć ze sobą dalsze liczniki i zliczać dowolne liczby.

Końcówka 2 jest wejściem wzbronienia wejścia zegarowego (CLOCK INHIBIT). Licznik zlicza normalnie, jeżeli jest ono połączone z 0V. Doprowadzenie dodatniego napięcia do tego wejścia zatrzymuje liczenie. Końcówka 3 jest wejściem zezwolenia wyświetlania (DISPLAY ENABLE IN). Jeżeli jest pod do-

datnim napięciem, wyświetlacz działa normalnie, ale jego połączenie z 0V powoduje wygaszenie wyświetlacza, nie przerywając zliczania. Informacje o działaniu wejść 4 i 14 można znaleźć w katalogu producenta 4026B. W opisywanym układzie liczącym wyprowadzenia 4 i 14 powinny być pozostawione wolne.

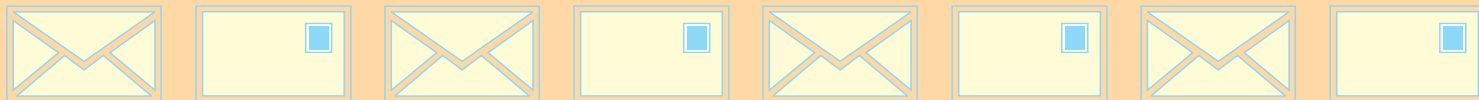
Przykładowy projekt

Załączonym projektem przykładowym jest odliczający układ czasowy, ilustrujący sposób zestawienia modułów opisanych w części 7 w praktyczne urządzenie.

Część ósma

W części 8 "Systemu projektowania modułowego" zostaną omówione układ wejściowy audio, mikser sygnałów, napięciowy czujnik pozycji, układ scalony procesora głośności (VU) i sterownik bezpośredni. Projektem przykładowym będzie wyświetlacz głośności (VU) z alarmem.

Max Horsey



Cd. ze str. 4

Marek Bis z Lublina pisze między innymi: *Brawo!!! Właśnie takie pismo od dawna było potrzebne na naszym rynku. Zajmuję się elektroniką amatorsko i kilka układów już zmagistrowałem. Cieszy mnie to, że Wasze artykuły są pisane przystępnie, i co ważne jest tu maksymalnie mało "matematyki". Brakuje mi natomiast artykułów z dziedziny elektroakustyki. Chciałbym np. wiedzieć, w jaki sposób są "czyszczone" stare nagrania analogowe z taśm lub płyt, których potem słuchamy z "compactu". Może dysponujecie Państwo jakimś niezbyt skomplikowanym układem? Układy prezentowane w Waszych artykułach są projektowane bardzo przejrzysto i co najważniejsze, przy zachowaniu prawidłowego montażu, pracują praktycznie bez uruchomienia. Napotkałem jednak w swoich pracach kłopoty np. z wycinaniem szczelin w obudowach pod potencjometri suwakowe. (...) Czy mogliby Państwo opublikować lub mi przesłać schemat miksera "REGIE 2000" stereo, produkcji bylej NRD?*

Na ostatnie pytanie odpowiadamy, że w redakcyjnych zbiorach nie mamy schematu tego miksera, ale może ktoś z Czytelników może przesłać takowy schemat na nasz adres.

Marek poruszył w swym liście dwa ważne tematy. Sprawa "czyszczenia" starych nagrań nie jest taka prosta. Dziś wykorzystuje się do tego bardzo złożone i drogie systemy cyfrowe, gdzie dźwięk jest najpierw zamieniany na postać cyfrową,

a potem obrabiany za pomocą odpowiednich programów. Bardzo często jest to żmudna, wręcz ręczna praca, żeby z zaszumionego sygnału wyłowić wszystkie użyteczne składowe. Takich cyfrowych urządzeń na pewno nie będziemy proponować Czytelnikom EdW.

Inną, prostszą drogą jest użycie różnych urządzeń analogowych, na przykład układu dynamicznej redukcji szumu DNR, wielopunktowego equalizera, ekspandora czy bramki szumu. Trzy pierwsze wymienione układy zostały opublikowane na łamach siostrzanej Elektroniki Praktycznej. Tamże w najbliższych miesiącach ukaże się opis praktycznej bramki szumu z układem NE572.

Z wymienionych modułów można złożyć ciekawy zestaw do odszumiania starych nagrań. Jednak nie jest to zadanie dla zupełnie początkujących. Dlatego też wymienione moduły trafiają do EP, a nie do EdW. Jeśli jednak nasi Czytelnicy są zainteresowani budową podobnego układu rozbudowanego procesora dźwięku, prosimy o listy - na pewno spełnimy wtedy Wasze oczekiwania i przedstawimy stosowne urządzenie. Chcielibyśmy tylko wiedzieć, czy nie jest to temat zbyt trudny, i ewentualnie jakie funkcje powinno spełniać takie urządzenie.

Równie ważnym tematem jest sprawa obróbki mechanicznej obudów do konstruowanych urządzeń. Z doświadczenia wiemy, że jest to powszechna, może nawet największa zma, wszystkich elektroników. Niestety, nie ma tu dobrych i tanich rozwiązań - póki co, jedynym wy-

jęciem jest wykonanie wszystkich niezbędnych otworów i wycięć we własnym zakresie. Musimy więc ćwiczyć swoją cierpliwość.

Mieczysław Hucal z Legnicy ma kilka pytań odnośnie zastosowania układów UM3758 zamiast UM3750 w układzie strzelniczy świetlnej przedstawionej w EdW5/96. 1. Układ UM3758-120A jest odpowiednikiem pin-to-pin (nóżka na nóżkę) kostki UM3750. Nowszy układ UM3758-120A ma jednak znacznie więcej kombinacji kodowych (3¹²), rozróżnia bowiem trzy stany na wejściach adresowych: niski, wysoki i nóżka niepodłączona.

W świetle dostępnych informacji katalogowych można więc bez żadnych zmian w układzie stosować kostkę UM3758-120A.

2. Układ UM3758-180A ma identyczne funkcje, tylko posiada 18 (a nie 12) wejść adresowych (programujących). Umieszczony jest w obudowie DIP24.

Oprócz tego firma UMC oferuje kostki UM3758-108A/B (UM3758-084A/B).

Umożliwiają one transmisję danych pod odpowiedni adres. Wtedy pierwsze 10 (8) przesyłanych bitów określa adres, a następnych 8 (4) - dane. Wersja z literą A ma na wyjściu latches (zatrzaśki pamięciowe), w wersji B dane wyjściowe pojawiają się tylko na chwilę.

Cd. na str. 31